

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-289210

(43)Date of publication of application : 04.11.1997

---

(51)Int.Cl. H01L 21/318

H01L 21/31

H01L 29/786

H01L 21/336

---

(21)Application number : 08-098568 (71)Applicant : NEC CORP

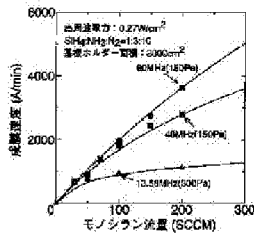
ANELVA CORP

(22)Date of filing : 19.04.1996 (72)Inventor : TAKECHI KAZUE

TAKAGI TOMOKO

---

(54) METHOD OF FORMATION OF SILICON NITRIDE FILM AND THIN FILM TRANSISTOR DEVICE



(57)Abstract:

PROBLEM TO BE SOLVED: To form a silicon nitride film at a high rate of 2000 Å/min or more with a plasma CVD method in which polysilane particles are less produced in a chamber upon film formation and which has good film quality applicable to a thin film transistor.

SOLUTION: A film is formed using as stock gas mixture gas of monosilane, ammonia, and nitrogen or hydrogen and further using a VHF band excitation frequency of 30MHz to 100MHz under conditions of gas pressure of about 50 to 180 Ps. When the area of a substrate holder is assumed to be S(cm<sup>2</sup>) and the flow rate of monosilane F(SCCM), a high rate film formation of 2000 Å/min or more is realized using VHF discharge in a large flow rate region where (S/F)<30.

---

#### LEGAL STATUS

[Date of request for examination] 19.04.1996

[Date of sending the examiner's  
decision of rejection]

[Kind of final disposal of application  
other than the examiner's decision of  
rejection or application converted  
registration]

[Date of final disposal for application]

[Patent number] 2928156

[Date of registration] 14.05.1999

[Number of appeal against examiner's  
decision of rejection]

[Date of requesting appeal against  
examiner's decision of rejection]

[Date of extinction of right]

\* NOTICES \*

JPO and NCIP are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

CLAIMS

---

[Claim(s)]

[Claim 1] Impress an electrical potential difference to the electrode which makes a pair, using the material gas which contains a mono silane in the semiconductor substrate which made and laid the pair in the substrate electrode holder which is an electrode at least, and the plasma is generated. It is the formation approach of the silicon nitride film by the plasma-CVD method which forms an amorphous silicon nitride film. The frequency of the electrical potential difference impressed to the electrode which makes a pair is set as a 30 to 100MHz frequency band. And when the gas pressure of an ambient atmosphere with which membrane formation is performed is set as the range of 50 to 180Pa and the flow rate of S (cm<sup>2</sup>) and a mono silane is further set to F (SCCM) for the area of a substrate electrode holder, it is set as the conditions with which  $\frac{S}{F}$  30 are filled. The formation approach of the silicon nitride film characterized by forming membranes.

[Claim 2] The formation approach of the silicon nitride film according to claim 1 characterized by using the 4 yuan system gas of a mono silane, ammonia, nitrogen, and hydrogen as said material gas.

[Claim 3] The formation approach of the silicon nitride film according to claim 1

characterized by using the 3 yuan system gas of a mono silane, ammonia, and nitrogen as said material gas.

[Claim 4] The formation approach of the silicon nitride film according to claim 1 characterized by setting the lower limit of the conditions of aforementioned (S/F) <30 as the zero neighborhood.

[Claim 5] The thin film transistor component which is a thin film transistor component which comes to combine a field-effect transistor and the amorphous silicon film, and is characterized by using the silicon nitride film which performed high-speed membrane formation 2000Å / more than min at least to one side of the gate dielectric film of a field-effect transistor, and the passivation film.

---

[Translation done.]

\* NOTICES \*

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

## DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the structure of the thin film transistor component formed by the high-speed forming-membranes method using the excitation frequency higher than 13.56MHz especially used from the former, and the high-speed forming-membranes method using an excitation

frequency higher than 13.56MHz about the membrane formation approach of the silicon nitride film by the plasma-CVD method, and a thin film transistor component.

[0002]

[Description of the Prior Art] In recent years, the active-matrix mold liquid crystal display using the thin film transistor (TFT) using the hydrogenation amorphous silicon film as a switching device of each display pixel is fertilized. Especially with the spread of notebook computers, the need of a liquid crystal display grows rapidly and improvement in the productivity is demanded.

[0003] The plasma-CVD method which forms membranes by decomposing the mixed gas of a silane, ammonia, and nitrogen on the excitation frequency of 13.56MHz as an approach of making the silicon nitride film mainly used as gate dielectric film and the passivation film of TFT depositing is used widely. High-throughput-izing [ in / towards an above-mentioned productivity drive / the creation process of TFT ] is indispensable, and the high-speed membrane formation technique of a silicon nitride film is important as one of them.

[0004] In order to realize high-speed membrane formation of 1000A / min extent on the excitation frequency of 13.56MHz conventionally, film formation needed to be performed under about 300Pa high gas pressure conditions. Under low gas pressure conditions, this runs short of the radicals in the plasma, and originates in high-speed membrane formation being unrealizable.

[0005]

[Problem(s) to be Solved by the Invention] However, in the membrane formation under the above-mentioned excitation frequency of 13.56MHz, and high gas pressure conditions, much particle of a silicon polymer occurred in the plasma, and it had become the cause of the dust in a CVD chamber. Since the dust in a CVD chamber reduces the yield of a product, such high-speed membrane formation cannot be used for manufacture of a product. Moreover, in order to need injection power high in order to realize high-speed membrane formation 1000A / more than min, and for this to give a plasma damage to an interface with

an amorphous silicon film and to degrade an interface property, there was a problem that the property of a good transistor was not acquired.

[0006] Thus, with the conventional technique, even if it achieved shortening of process time amount by high-speed membrane formation, it was obliged to the frequent cleaning in a chamber, and there was a problem that improvement in the throughput of the CVD process in a total was unrealizable. Moreover, in the high-speed membrane formation 1000Å / more than min, the technical problem that a silicon nitride film applicable to a thin film transistor could not be formed occurred. Therefore, to develop the formation approach of a silicon nitride film of having good membrane quality there being little generating of dust at the time of the high-speed membrane formation 2000Å / more than min was desired strongly.

[0007] By the way, about membrane formation of the silicon nitride film by the plasma-CVD method, by making an excitation frequency high, the electron density in the plasma is made to increase, decomposition effectiveness, such as nitrogen gas which is hard to decompose, is gathered, and the approach of forming a good silicon nitride film is indicated by JP,5-275346,A.

[0008] By the plasma-CVD method, when a frequency  $f$  set inter-electrode distance to  $d$  (cm) for a VHF RF 30MHz or more in the manufacture approach of making an amorphous silicon nitride film depositing, using the mixed gas which contains the gas containing Si, and nitrogen gas at least, the technique indicated by conventional JP,5-27536,A was impressed so that  $f/d > 30$  might be filled, and was generating the plasma.

[0009] The technique indicated by JP,5-27536,A as mentioned above While finding out that tried amelioration to various membrane formation parameters, and inter-electrode distance has affected thickness distribution That thickness distribution becomes small by enlarging inter-electrode distance A header, When a frequency  $f$  (MHz) and inter-electrode distance  $d$  (cm) formed membranes under the conditions with which  $f(\text{MHz})/d(\text{cm}) < 30$  are filled based on the knowledge, he was trying for good thickness distribution to obtain.

[0010] However, with the technique indicated by JP,5-27536,A, reference is only made only about the point of only using a VHF band 30MHz or more as an excitation frequency, and it is not stated technical effectiveness [ what kind of effect and ] the RF of a VHF band has to the membrane formation rate etc.

[0011] Although it is different and there is no relation between the frequency  $f$  (MHz) considered with the technique of JP,5-27536,A to be sure and inter-electrode distance  $d$  (cm) in affecting thickness distribution, it is indispensable for the area of the substrate electrode holder for holding the substrate with which a silicon nitride film is formed with large-area-izing of a silicon nitride film to be enlarged, and to also cope with this. However, the technique of JP,5-27536,A is not considering at all at this point.

[0012] When the area of a substrate electrode holder is enlarged, the area of a substrate electrode holder and the relation of a membrane formation rate become important from the relation between a frequency and inter-electrode distance rather. About the membrane formation parameter related to a membrane formation rate, this invention person etc. repeats an experiment, draws the relation of the rate and the flow rate of a chemical of the chemical contributed to the area of a substrate electrode holder, and membrane formation from the result, and is coping with large area-ization of a silicon nitride film.

[0013] The purpose of this invention is to offer the formation approach of the amorphous silicon nitride film which suited large area-ization of a silicon nitride film, and the thin film transistor component using the amorphous silicon nitride film.

[0014]

[Means for Solving the Problem] In order to attain said purpose, the formation approach of the amorphous silicon nitride film concerning this invention Impress an electrical potential difference to the electrode which makes a pair, using the material gas which contains a mono silane in the semi-conductor substrate which made and laid the pair in the substrate electrode holder which is an electrode at least, and the plasma is generated. It is the formation approach of the silicon

nitride film by the plasma-CVD method which forms an amorphous silicon nitride film. The frequency of the electrical potential difference impressed to the electrode which makes a pair is set as a 30 to 100MHz frequency band. And when the gas pressure of an ambient atmosphere with which membrane formation is performed is set as the range of 50 to 180Pa and the flow rate of S (cm<sup>2</sup>) and a mono silane is further set to F (SCCM) for the area of a substrate electrode holder, membranes are formed by setting it as the conditions with which  $(S/F) < 30$  are filled.

[0015] Moreover, as said material gas, the 4 yuan system gas of a mono silane, ammonia, nitrogen, and hydrogen is used.

[0016] Moreover, as said material gas, the 3 yuan system gas of a mono silane, ammonia, and nitrogen is used.

[0017] Moreover, the lower limit of the conditions of aforementioned  $(S/F) < 30$  is set as the zero neighborhood.

[0018] Moreover, the thin film transistor component concerning this invention is a thin film transistor component which comes to combine a field-effect transistor and the amorphous silicon film, and the silicon nitride film which performed high-speed membrane formation 2000Å / more than min at least to one side of the gate dielectric film of a field-effect transistor and the passivation film is used for it.

[0019]

[Function] It found out that the rate of the mono silane which the membrane formation rate (cm<sup>2</sup>min<sup>-1</sup>) D contributes to membrane formation with large-area-izing of a silicon nitride film, i.e., enlargement of a substrate electrode holder, could be expressed with the formula of  $D = U \times (F \times 2.69 \times 10^{19}) / S$  when the flow rate of S (cm<sup>2</sup>) and a mono silane is set to F (SCCM) for the area of U and a substrate electrode holder.

[0020] The value of S/F must be made small, in order a membrane formation rate will be in inverse proportion to the value of S/F, considering this formula and to realize high-speed membrane formation. If S increases F in a fixed case, the membrane formation rate should become quick.



[0021] However, when membranes are formed under 13.56MHz conventional excitation frequency, even if it increases  $F$ , a membrane formation rate comes to be saturated from a certain stage. This is because it will be exhausted, without decomposing the supplied mono silane, since gas decomposition effectiveness is small. Therefore, membrane formation was conventionally performed about  $(S/F)$  in the field of  $>60$ .

[0022] On the other hand, from the excitation frequency of 30MHz, with a 100MHz VHF band, since the decomposition effectiveness of gas becomes high, the number of radicals which contributes to membrane formation at the time of the same injection power as the case where membranes are formed under the excitation frequency which is conventional 13.56MHz increases. Therefore, it is thought that high-speed membrane formation is realizable in the large field of  $F$ , i.e., the field where the value of  $S/F$  is smaller than before. That is, in the plasma-CVD membrane formation using the RF of a VHF band, the value of  $S/F$  serves as an important new parameter which governs a membrane formation rate. By this invention, the high-speed membrane formation 2000A / more than min which used the RF of a VHF band showed clearly that it is realizable in the new field which was not used by the former called  $S/F < 30$ .

[0023] The number of the dust adhering to the substrate before and behind membrane formation was measured using the dust test equipment which used the scattering phenomenon of the laser light to the dust adhering to a substrate as evaluation of dust, and the number of the dust generated within plasma-CVD equipment by the augend was evaluated.

[0024] Consequently, when membranes are formed by 900A / min under the conditions whose excitation frequency is 13.56MHz and whose gas pressure is 300Pa, it compares. When membranes are formed by 2200A / min under the conditions whose excitation frequency is 30MHz and whose gas pressure is 180Pa, about single figure, When membranes were formed by 3200A / min under the conditions whose excitation frequency is 60MHz and whose gas pressure is 150Pa, the about double figures thing for which the number of dust is lessened,

respectively was checked, and the effectiveness of this invention was proved.

[0025]

[Embodiment of the Invention] Hereafter, drawing explains this invention.

[0026] The formation approach of the silicon nitride film of this invention impresses an electrical potential difference to the electrode which makes a pair using usual plasma-CVD equipment, using the material gas which contains a mono silane in the semi-conductor substrate which made and laid the pair in the substrate electrode holder which is an electrode at least, generates the plasma, and forms an amorphous silicone film. The plasma-CVD equipment itself used for this invention is general-purpose, and there is no description in the configuration itself.

[0027] This invention is characterized by forming membranes by setting it as the conditions with which  $\frac{S}{F} < 30$  are filled, when the gas pressure of an ambient atmosphere with which the frequency of the electrical potential difference impressed to the electrode which makes a pair is set as a 30 to 100MHz frequency band, and membrane formation is performed is set as the range of 50 to 180Pa and the flow rate of S (cm<sup>2</sup>) and a mono silane is further set to F (SCCM) for the area of a substrate electrode holder.

[0028] Moreover, the lower limit of the conditions of aforementioned  $\frac{S}{F} < 30$  is set as the zero neighborhood. In the formula of  $\frac{S}{F}$ , although the flow rate F of a mono silane (SCCM) can be set as theory top infinity to the area S of a substrate electrode holder (cm<sup>2</sup>), since the lower limit of  $\frac{S}{F}$  cannot be completely set to 0, it has set the lower limit of the conditions of  $\frac{S}{F} < 30$  as the zero neighborhood.

[0029] Moreover, as said material gas, the 3 yuan system of the 4 yuan system gas of a mono silane, ammonia, nitrogen, and hydrogen or a mono silane, ammonia, and nitrogen is used.

[0030] With the operation gestalt of this invention, spacing of an RF electrode and the semi-conductor substrate on a substrate electrode holder is set as 30mm using that to which the magnitude has the dimension of 550mm angle in the RF

electrode and substrate electrode holder as an electrode which make a pair as an RF generator of plasma-CVD equipment using what outputs the power of the excitation frequency from 13.56MHz to 100MHz.

[0031] Moreover, as material gas, the 3 yuan system of the 4 yuan system gas of a mono silane, ammonia, nitrogen, and hydrogen or a mono silane, ammonia, and nitrogen is used.

[0032] Moreover, in 50Pa and 80MHz, in the case of 100Pa and 60MHz, the optimum-gas-pressure force of the ambient atmosphere which forms membranes is set as 180Pa, respectively in the case of 150Pa and 30MHz, when an excitation frequency is 100MHz.

[0033] When it is power with an excitation frequency of 30 to 100MHz and membranes were formed by making the injection power into 0.27 W/cm<sup>2</sup> under such an optimum-gas-pressure force condition, high-speed membrane formation of 2000-3000A / min extent was able to be performed. Furthermore, the optimum-gas-pressure force at the time of each excitation frequency changes with spacing of an RF electrode plate and a substrate a little. On the other hand, in the case of conventional 13.56MHz excitation, membrane formation rates were at most 1000A / min extent at the time of the same injection power.

[0034] High-speed membrane formation is considered based on the above experimental result. When the semi-conductor substrate which makes a silicon nitride film form was enlarged, the effect by the inter-electrode distance which makes a pair showed that the area of a substrate electrode holder, the rate to the material gas of the mono silane which contributes to membrane formation, and the flow rate of a mono silane affected a membrane formation rate.

[0035] Then, when U and substrate electrode-holder area are set to S (cm<sup>2</sup>) and a mono-silane flow rate is set to F (SCCM), membrane formation rate D(cm<sup>2</sup>min<sup>-1</sup>) D can express the rate of the mono silane which contributes to membrane formation as  $D=U \times (F \times 2.69 \times 10^{19}) / S$ .

[0036] Therefore, the membrane formation rate D will be in inverse proportion to the value of S/F, and in order to realize high-speed membrane formation, it must

make the value of  $S/F$  small. If  $S$  increases  $F$  at the fixed time, the membrane formation rate should become quick. However, in being the conventional 13.56MHz excitation, even if it increases  $F$ , it comes to saturate a membrane formation rate from a certain stage. This is because it will be exhausted, without decomposing the supplied mono silane, since gas decomposition effectiveness is small. Therefore, membrane formation was conventionally performed about in the field of  $S/F > 60$ .

[0037] On the other hand, since an excitation frequency becomes [ the decomposition effectiveness of gas ] high with a 30 to 100MHz VHF band, the number of radicals which contributes to membrane formation at the time of the same injection power as the case where it is the conventional 13.56MHz excitation increases. Therefore, high-speed membrane formation can be performed in the large field of  $F$ , i.e., the field where the value of  $S/F$  is smaller than before. That is, in the plasma-CVD membrane formation using the RF of a VHF band, the value of  $S/F$  serves as an important new parameter which governs a membrane formation rate. By this invention, the high-speed membrane formation 2000A / more than min which used the RF of a VHF band showed clearly that it is realizable in the new field which was not used by the former called  $S/F < 30$ .

[0038] The number of the dust adhering to the substrate before and behind membrane formation was measured using the dust test equipment which used the scattering phenomenon of the laser light to the dust adhering to a substrate as evaluation of dust, and the number of the dust generated within plasma-CVD equipment by the augend was evaluated. Consequently, when membranes are formed by 900A / min under the conditions whose excitation frequency is 13.56MHz and whose gas pressure is 300Pa, it compares. When membranes are formed by 2200A / min under the conditions whose excitation frequency is 30MHz and whose gas pressure is 180Pa, about single figure, When membranes were formed by 3200A / min under the conditions whose excitation frequency is 60MHz and whose gas pressure is 150Pa, the about double figures thing for

which the number of dust is lessened, respectively was checked, and the effectiveness of this invention was proved.

[0039] Drawing 1 - drawing 4 show the thin film transistor component which combined a field-effect transistor with the gate electrode 11, the source electrode 15, and the drain electrode 16, and the amorphous silicon film 13, and the silicon nitride film obtained by at least one side of gate dielectric film and the passivation film by the manufacture approach of this invention is used for these.

[0040] Drawing 1 carries out high-speed membrane formation of the silicon nitride film 12 with the VHF electric discharge method by this invention, after forming the gate electrode 11 on a glass substrate 10. The amorphous silicon film 13 is formed on the gate electrode 11 and the corresponding silicon nitride film 12, using this silicon nitride film 12 as gate dielectric film. After forming the doping layer 14 on the amorphous silicon film 13, surround the amorphous silicon film 13 and the drain electrode 16 and the source electrode 15 are formed.

Penetrate the source electrode 15 and the doping layer 14, a silicon nitride film 17 is made to eat into the amorphous silicon film 13, and it forms, and considers as a reverse stagger mold thin film transistor component with the structure using the silicon nitride film 17 as passivation film.

[0041] Drawing 2 is taken as the reverse stagger mold thin film transistor component which used the silicon nitride film 12 which formed membranes with the VHF electric discharge method by this invention as passivation film using the usual silicon nitride film 17 as gate dielectric film.

[0042] Drawing 3 is taken as the reverse stagger mold thin film transistor component which used the silicon nitride film which formed membranes with the VHF electric discharge method by this invention as gate dielectric film and passivation film.

[0043] Drawing 4 is taken as the order stagger mold thin film transistor component which formed the amorphous silicon film 13 in the glass substrate 10, formed the doping layer 14, the source electrode 15, and the drain electrode 16 in the right and left, formed the silicon nitride film 12 with the VHF electric

discharge method by this invention, and formed the gate electrode 11 on gate dielectric film 12 on the amorphous silicon film 13, using a silicon nitride film 12 as gate dielectric film.

[0044] (Example 1) The example 1 of the operation gestalt of this invention is explained with reference to a drawing. The relation between the membrane formation rate of a silicon nitride film and the flow rate of a mono silane is shown by making an excitation frequency into a parameter at drawing 5 . - The case where 60MHz and \*\* set the excitation frequency as 40MHz, \*\* set the excitation frequency as 13.56MHz for the excitation frequency, respectively, and a membrane formation experiment is conducted is shown. Moreover, the curve in drawing shows the result of having calculated about the mono-silane flow rate dependency of a membrane formation rate based on the above-mentioned theory.

[0045] The area of 1 to 3 to 10 and a substrate electrode holder of 30mm and substrate temperature is [ the flow rate of 0.27 W/cm<sup>2</sup> and silane pair ammonia pair nitrogen / the distance of 2, an RF electrode plate, and a substrate ] fixed [ injection power ] at 300 degrees C 3000cm.

[0046] When the flow rate of a mono silane is carried out to more than 50SCCM(s) (in this case = (S/F) 60) in 13.56MHz excitation, the membrane formation rate shows the saturation inclination. On the other hand, in VHF band excitation (40MHz and 60MHz), an excitation frequency receives the flow rate of a mono silane. A membrane formation rate is not saturated but the high-speed membrane formation 2000A / more than min can realize the flow rate of a mono silane in the field (<(S/F) 30 [ in this case ]) of 100 or more SCCMs, and according to the theoretical curve High-speed membrane formation of 4000A / min extent is attained also in the field (S/F-10) where S/F is still smaller.

[0047] (Example 2) The case where it is adopted as the production process of the thin film transistor which showed how to carry out high-speed membrane formation of the silicon nitride film by the VHF method by this invention as an example 2 of the operation gestalt of this invention below to drawing 1 is

explained.

[0048] First, on the glass substrate 10 as an insulating substrate, as a gate electrode, membranes are formed by the 100nm sputtering method of thickness, patterning of the chromium is carried out, and the gate electrode 11 is formed. Then, the silicon nitride film 12 as gate dielectric film is formed [ the flow rate of a mono silane ] for the flow rate of 200SCCM(s) and ammonia 400nm of thickness by the plasma-CVD method under the conditions which set 300 degrees C and an excitation frequency as 60MHz, and set [ the flow rate of 600SCCM(s) and nitrogen / 2000SCCM(s) and gas pressure ] the high-frequency power as 0.27 W/cm<sup>2</sup> for 150Pa and substrate temperature.

[0049] Then, 50nm of doping layers 14 which formed into n mold the amorphous silicon film 13 which is an active layer in order to form 300nm and a source drain field is formed by the plasma-CVD method one by one.

[0050] Then, patterning of the doping layer 14 and the amorphous silicon film 13 is carried out to an island-shape request configuration. Furthermore, the source drain electrodes 15 and 16 are formed by forming chromium by the 70nm sputtering method as a source drain metal, and carrying out pattern NINGU at a request configuration.

[0051] After carrying out etching removal of the doping layer 14 on a channel, the thin film transistor component of drawing 1 is formed by forming 200nm of silicon nitride films 17 by plasma CVD as passivation film.

[0052] When the gate voltage and the drain current characteristic of the completed thin film transistor component were measured, the number of on-off ratios is six, electric field effect mobility is 0.5cm<sup>2</sup>/Vsec, and the practical property applicable to a liquid crystal display was acquired.

[0053] (Example 3) When a silicon nitride film 12 was used as passivation film like drawing 2 and drawing 3 again, the electrical property of the thin film transistor component at the time of using as gate dielectric film like drawing 4 was measured. Consequently, when the gate voltage and the drain current characteristic of the thin film transistor component completed like drawing 1 were

measured, the number of on-off ratios is six, electric field effect mobility is  $0.5\text{cm}^2/\text{Vsec}$ , and the practical property applicable to a liquid crystal display was acquired.

[0054]

[Effect of the Invention] According to this invention, as explained above, high-speed membrane formation of a silicon nitride film and low particle-ization are realizable for coincidence, especially, the throughput of plasma-CVD processes, such as thin film transistor array for liquid crystal displays, can be improved, and, moreover, the yield can be improved.

[0055] Moreover, while being able to improve an on-off ratio by leaps and bounds by using at least for one side of the gate dielectric film of a thin film transistor component, and the passivation film the silicon nitride film which formed membranes by the VHF method by this invention, electric field effect mobility can be improved and a practical property applicable to a liquid crystal display is acquired.

---

[Translation done.]

\* NOTICES \*

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

DESCRIPTION OF DRAWINGS

---



[Brief Description of the Drawings]

[Drawing 1] It is a sectional view for explaining the thin film transistor structure concerning the operation gestalt 1 using the silicon nitride film which formed membranes by the VHF method of this invention.

[Drawing 2] It is a sectional view for explaining the thin film transistor structure concerning the operation gestalt 2 using the silicon nitride film which formed membranes by the VHF method of this invention.

[Drawing 3] It is a sectional view for explaining the thin film transistor structure concerning the operation gestalt 3 using the silicon nitride film which formed membranes by the VHF method of this invention.

[Drawing 4] It is a sectional view for explaining the thin film transistor structure concerning the operation gestalt 4 using the silicon nitride film which formed membranes by the VHF method of this invention.

[Drawing 5] It is a property Fig. for explaining the example of the manufacture approach of the silicon nitride film concerning this invention.

[Description of Notations]

10 Glass Substrate

11 Gate Electrode

12 Silicon Nitride Film Formed with VHF Electric Discharge Method

13 Amorphous Silicon Film

14 Doping Layer

15 Source Electrode

16 Drain Electrode

17 Silicon Nitride Film

---

[Translation done.]

\* NOTICES \*

JPO and NCIP are not responsible for any  
damages caused by the use of this translation.

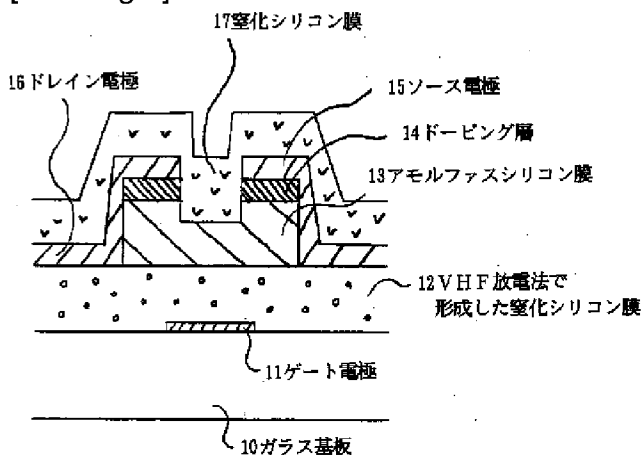
- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

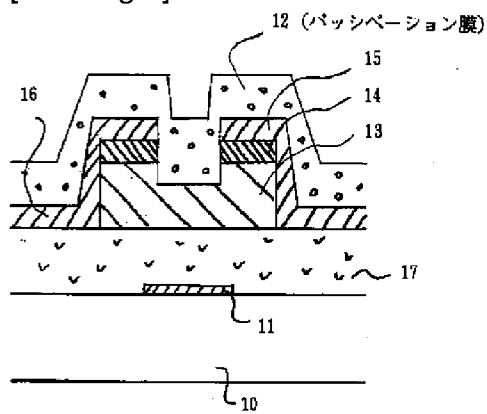
## DRAWINGS

---

[Drawing 1]



[Drawing 2]



[Drawing 3]



(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平9-289210

(43)公開日 平成9年(1997)11月4日

(51)Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所	
H 0 1 L	21/318		H 0 1 L	21/318	B
	21/31			21/31	C
	29/786			29/78	6 1 7 V
	21/336				6 1 9 A

審査請求 有 請求項の数5 O L (全 7 頁)

(21)出願番号 特願平8-98568

(22)出願日 平成8年(1996)4月19日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(71)出願人 000227294

アネルバ株式会社

東京都府中市四谷5丁目8番1号

(72)発明者 竹知 和重

東京都港区芝五丁目7番1号 日本電気株式会社内

(72)発明者 ▲高▼木 朋子

東京都府中市四谷5-8-1 アネルバ株式会社内

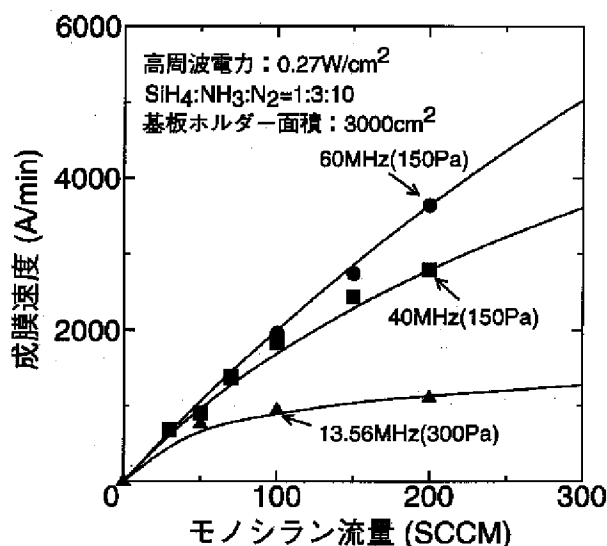
(74)代理人 弁理士 菅野 中

(54)【発明の名称】 窒化シリコン膜の形成方法及び薄膜トランジスタ素子

(57)【要約】

【課題】 プラズマCVD法による窒化シリコン膜の形成に関して、成膜時におけるチャンバ内でのポリシランパーティクルの発生が少なく、かつ薄膜トランジスタに適用可能な良好な膜質を有する窒化シリコン膜を2000Å/min以上の高速成膜で形成する。

【解決手段】 モノシラン、アンモニア、窒素あるいは水素の混合ガスを原料ガスとして、50～180Pa程度のガス圧力条件下において、30MHz～100MHzのVHF帯の励起周波数を用いて成膜を行う。図5に示すように、基板ホルダーの面積をS (cm<sup>2</sup>)、モノシランの流量をF (SCCM)をした場合に、(S/F) < 30となる大流量領域において、VHF放電を用いることにより、2000Å/min以上の高速成膜が実現できた。



**【特許請求の範囲】**

**【請求項1】** 対をなす一方の電極である基板ホルダーに載置した半導体基板に、少なくともモノシランを含む原料ガスを用い、かつ対をなす電極に電圧を印加してプラズマを発生して、非晶質窒化シリコン膜を成膜するプラズマCVD法による窒化シリコン膜の形成方法であって、

対をなす電極に印加する電圧の周波数を30MHzから100MHzの周波数帯域に設定し、

かつ、成膜が行われる雰囲気中のガス圧を50Paから180Paの範囲に設定し、

さらに基板ホルダーの面積を $S(\text{cm}^2)$ 、モノシランの流量を $F(\text{SCCM})$ とした場合に、

$(S/F) < 30$ を満たす条件に設定して、成膜を行うことを特徴とする窒化シリコン膜の形成方法。

**【請求項2】** 前記原料ガスとして、モノシラン、アンモニア、窒素及び水素の4元素系ガスを用いることを特徴とする請求項1に記載の窒化シリコン膜の形成方法。

**【請求項3】** 前記原料ガスとして、モノシラン、アンモニア及び窒素の3元素系ガスを用いることを特徴とする請求項1に記載の窒化シリコン膜の形成方法。

**【請求項4】** 前記 $(S/F) < 30$ の条件の下限値を0付近に設定したことを特徴とする請求項1に記載の窒化シリコン膜の形成方法。

**【請求項5】** 電界効果トランジスタとアモルファスシリコン膜を組合せてなる薄膜トランジスタ素子であって、

電界効果トランジスタのゲート絶縁膜、パッシベーション膜の少なくとも一方に、 $2000\text{Å}/\text{min}$ 以上の高速成膜を行った窒化シリコン膜を用いたことを特徴とする薄膜トランジスタ素子。

**【発明の詳細な説明】****【0001】**

**【発明の属する技術分野】** 本発明は、プラズマCVD法による窒化シリコン膜の成膜方法、及び薄膜トランジスタ素子に関し、特に、従来から用いられてきた13.56MHzより高い励起周波数を用いた高速成膜法、及び13.56MHzより高い励起周波数を用いた高速成膜法により形成した薄膜トランジスタ素子の構造に関する。

**【0002】**

**【従来の技術】** 近年、水素化アモルファスシリコン膜を用いた薄膜トランジスタ(TFT)を各表示画素のスイッチ素子として用いる、アクティブマトリックス型液晶ディスプレイが量産化されている。特にノートパソコンの普及に伴い、液晶ディスプレイの需要が急激に増大し、その生産性の向上が要求されている。

**【0003】** TFTのゲート絶縁膜やパッシベーション膜として主に用いられる窒化シリコン膜を堆積させる方法としては、13.56MHzの励起周波数でシラン、

アンモニア及び窒素の混合ガスを分解することにより成膜するプラズマCVD法が広く用いられている。上述の生産性向上に向けて、TFTの作成プロセスにおける高スループット化は必須であり、その一つとして窒化シリコン膜の高速成膜技術は重要である。

**【0004】** 従来、13.56MHzの励起周波数で $1000\text{Å}/\text{min}$ 程度の高速成膜を実現するためには、300Pa程度の高ガス圧力条件下で膜形成を行う必要があった。これは、低いガス圧力条件下ではプラズマ中のラジカルが不足し、高速成膜が実現できないことに起因している。

**【0005】**

**【発明が解決しようとする課題】** しかしながら、上述の13.56MHzの励起周波数及び高ガス圧力条件下での成膜では、プラズマ中にシリコン重合体のパーティクルが多数発生し、CVDチャンバ内のゴミの原因となっていた。CVDチャンバ内のゴミは製品の歩留りを低下させるため、このような高速成膜は製品の製造に用いることができない。また、 $1000\text{Å}/\text{min}$ 以上の高速成膜を実現するためには、高い投入電力を必要とし、これにより非晶質シリコン膜との界面にプラズマダメージを与え、界面特性を劣化させるため、良好なトランジスタの特性が得られないという問題があった。

**【0006】** このように、従来技術では高速成膜によりプロセス時間の短縮化をはかっても、チャンバ内の頻繁なクリーニングを余儀なくされ、トータルでのCVD工程のスループットの向上が実現できないという問題があった。また、 $1000\text{Å}/\text{min}$ 以上の高速成膜では、薄膜トランジスタに適用可能な窒化シリコン膜を形成できないという課題があった。従って、 $2000\text{Å}/\text{min}$ 以上の高速成膜時においてもゴミの発生の少ない、また良好な膜質を有する窒化シリコン膜の形成方法を開発することが強く望まれていた。

**【0007】** ところで、プラズマCVD法による窒化シリコン膜の成膜に関して、励起周波数を高くすることによりプラズマ中の電子密度を増加させ、分解しにくい窒素ガス等の分解効率を上げ、良質の窒化シリコン膜を形成する方法が特開平5-275346号に開示されている。

**【0008】** 従来の特開平5-27536号に開示された技術は、プラズマCVD法により、少なくとも、Siを含むガスと窒素ガスとを含む混合ガスを用いて、非晶質窒化シリコン膜を堆積させる製造方法において、周波数 $f$ が30MHz以上のVHF高周波を、電極間距離を $d(\text{cm})$ とすると、 $(f/d) < 30$ を満たすように印加し、プラズマを発生させていた。

**【0009】** 以上のように特開平5-27536号に開示された技術は、種々の成膜パラメータに対して改良を試み、電極間距離が膜厚分布に影響を与えていることを見出すとともに、電極間距離を大きくすることにより、

膜厚分布が小さくなるということを見出し、その知見に基づいて、周波数 $f$  (MHz)と電極間距離 $d$  (cm)が、 $f$  (MHz)/ $d$  (cm) < 30を満たす条件の下に成膜を行なうことにより、良好な膜厚分布が得るようにしていた。

【0010】しかしながら、特開平5-27536号に開示された技術では、単に励起周波数として30MHz以上のVHF帯を用いるという点についてのみ言及しているだけであり、VHF帯の高周波が成膜速度等に対してどのような影響、技術的效果を持っているか述べられていない。

【0011】確かに特開平5-27536号の技術で考察されている周波数 $f$  (MHz)と電極間距離 $d$  (cm)の関係が膜厚分布に影響を与えることには違いないが、窒化シリコン膜の大面积化に伴って窒化シリコン膜が成膜される基板を保持するための基板ホルダーの面積が大型化され、これにも対処することが必須である。しかしながら特開平5-27536号の技術では、この点に何ら考察を行っていない。

【0012】基板ホルダーの面積が大型化された場合には、周波数と電極間距離の関係よりも、むしろ基板ホルダーの面積と成膜速度の関係が重要となる。本発明者等は、成膜速度に関係する成膜パラメータについて、実験を繰り返し、その結果から基板ホルダーの面積と、成膜に寄与する化学物質の割合と、その化学物質の流量との関係を導き出し、窒化シリコン膜の大面积化に対処している。

【0013】本発明の目的は、窒化シリコン膜の大面积化に適した非晶質窒化シリコン膜の形成方法と、その非晶質窒化シリコン膜を用いた薄膜トランジスタ素子を提供することにある。

【0014】

【課題を解決するための手段】前記目的を達成するため、本発明に係る非晶質窒化シリコン膜の形成方法は、対をなす一方の電極である基板ホルダーに載置した半導体基板に、少なくともモノシランを含む原料ガスを用い、かつ対をなす電極に電圧を印加してプラズマを発生して、非晶質窒化シリコン膜を成膜するプラズマCVD法による窒化シリコン膜の形成方法であって、対をなす電極に印加する電圧の周波数を30MHzから100MHzの周波数帯域に設定し、かつ、成膜が行われる雰囲気中のガス圧を50Paから180Paの範囲に設定し、さらに基板ホルダーの面積を $S$  (cm<sup>2</sup>)、モノシランの流量を $F$  (SCCM)とした場合に、 $(S/F) < 30$ を満たす条件に設定して、成膜を行うものである。

【0015】また前記原料ガスとして、モノシラン、アンモニア、窒素及び水素の4元素ガスを用いるものである。

【0016】また前記原料ガスとして、モノシラン、アンモニア及び窒素の3元素ガスを用いるものである。

【0017】また前記 $(S/F) < 30$ の条件の下限値を0付近に設定したものである。

【0018】また本発明に係る薄膜トランジスタ素子は、電界効果トランジスタとアモルファスシリコン膜を組合せてなる薄膜トランジスタ素子であって、電界効果トランジスタのゲート絶縁膜、パッシベーション膜の少なくとも一方に、2000Å/min以上の高速成膜を行った窒化シリコン膜を用いたものである。

【0019】

【作用】窒化シリコン膜の大面积化、すなわち基板ホルダーの大型化に伴って、成膜速度 (cm<sup>2</sup>min<sup>-1</sup>)  $D$ は、成膜に寄与するモノシランの割合を $U$ 、基板ホルダーの面積を $S$  (cm<sup>2</sup>)、モノシランの流量を $F$  (SCCM)としたとき、

$$D = U \times (F \times 2.69 \times 10^{19}) / S$$

の式で表わすことができることを見出した。

【0020】この式からすると、成膜速度は $S/F$ の値に反比例することとなり、高速成膜を実現するためには、 $S/F$ の値を小さくしなければならない。 $S$ が一定の場合、 $F$ を増加すれば、成膜速度は速くなるはずである。

【0021】ところが、従来の13.56MHzの励起周波数の下に成膜を行なった場合には、 $F$ を増加しても、ある時期から成膜速度は飽和するようになる。これは、ガス分解効率が小さいため、供給されたモノシランが分解されることなく、排気されてしまうことによる。従って、従来は、おおよそ $(S/F) > 60$ の領域で成膜が行われていた。

【0022】一方、励起周波数30MHzから100MHzのVHF帯では、ガスの分解効率が高くなるため、従来の13.56MHzの励起周波数の下に成膜を行なった場合と同じ投入電力時においても、成膜に寄与するラジカル数が多くなる。従って、 $F$ の大きい領域、即ち従来より $S/F$ の値の小さい領域において高速成膜が実現できると考えられる。即ち、VHF帯の高周波を用いたプラズマCVD成膜では、 $S/F$ の値が成膜速度を支配する重要な新しいパラメータとなる。本発明では、VHF帯の高周波を用いた2000Å/min以上の高速成膜は、 $S/F < 30$ という従来では用いられていなかった新しい領域で実現できることを明らかにした。

【0023】ゴミの評価として、基板に付着しているゴミに対するレーザー光の散乱現象を利用したゴミ検査装置を利用して、成膜前後の基板に付着しているゴミの数を測定して、その増加量によりプラズマCVD装置内で発生するゴミの数を評価した。

【0024】その結果、励起周波数が13.56MHz、ガス圧力が300Paの条件下で900Å/minで成膜を行った場合に比べ、励起周波数が30MHz、ガス圧力が180Paの条件下で2200Å/minで成膜を行った場合に1桁程度、励起周波数が60MHz

z, ガス圧力が150Paの条件下で3200Å/minで成膜を行った場合に2桁程度、それぞれゴミの数を少なくすることが確認され、本発明の有効性が証明された。

#### 【0025】

【発明の実施の形態】以下、本発明を図により説明する。

【0026】本発明の窒化シリコン膜の形成方法は、通常のプラズマCVD装置を用い、対をなす一方の電極である基板ホルダーに載置した半導体基板に、少なくともモノシランを含む原料ガスを用い、かつ対をなす電極に電圧を印加してプラズマを発生して、非晶質シリコン膜を成膜するものである。本発明に用いるプラズマCVD装置自体は、汎用のものであり、その構成自体に特徴がない。

【0027】本発明は、対をなす電極に印加する電圧の周波数を30MHzから100MHzの周波数帯域に設定し、かつ、成膜が行われる雰囲気中のガス圧を50Paから180Paの範囲に設定し、さらに基板ホルダーの面積を $S(\text{cm}^2)$ 、モノシランの流量を $F(\text{SCCM})$ とした場合に、 $(S/F) < 30$ を満たす条件に設定して、成膜を行うことを特徴とするものである。

【0028】また前記 $(S/F) < 30$ の条件の下限値を0付近に設定している。 $(S/F)$ の式において、基板ホルダーの面積 $S(\text{cm}^2)$ に対してモノシランの流量 $F(\text{SCCM})$ は、理論上無限大に設定することができるが、 $(S/F)$ の下限値は完全に0とすることはできないため、 $(S/F) < 30$ の条件の下限値を0付近に設定している。

【0029】また前記原料ガスとしては、モノシラン、アンモニア、窒素及び水素の4元素ガス、或いはモノシラン、アンモニア及び窒素の3元素を用いている。

【0030】本発明の実施形態では、プラズマCVD装置の高周波電源として、13.56MHzから100MHzまでの励起周波数の電力を出力するものを用い、対をなす電極としての高周波電極及び基板ホルダーには、その大きさが550mm角の寸法をもつものを用い、高周波電極と、基板ホルダー上の半導体基板との間隔は、30mmに設定している。

【0031】また原料ガスとしては、モノシラン、アンモニア、窒素及び水素の4元素ガス、或いはモノシラン、アンモニア及び窒素の3元素を用いている。

【0032】また成膜を行う雰囲気中の最適ガス圧力は、励起周波数が100MHzの場合に50Pa、80MHzの場合に100Pa、60MHzの場合に150Pa、30MHzの場合に180Paにそれぞれ設定している。

【0033】このような最適ガス圧力条件下において、30MHzから100MHzの励起周波数の電力で、かつ、その投入電力を0.27W/cm<sup>2</sup>として成膜を行

ったところ、2000~3000Å/min程度的高速成膜を行なうことができた。更に、各励起周波数時における最適ガス圧力は、高周波電極板と基板との間隔によって若干変化する。これに対し、従来の13.56MHz励起の場合では、同じ投入電力時において、成膜速度は高々1000Å/min程度であった。

【0034】以上の実験結果に基づいて高速成膜について考察する。窒化シリコン膜を成膜させる半導体基板が大型化されると、対をなす電極間の距離による影響よりも、基板ホルダーの面積、成膜に寄与するモノシランの原料ガスに対する割合、モノシランの流量が成膜速度に影響を与えることが分かった。

【0035】そこで、成膜に寄与するモノシランの割合を $U$ 、基板ホルダー面積を $S(\text{cm}^2)$ 、モノシラン流量を $F(\text{SCCM})$ とした場合、成膜速度 $D(\text{cm}^2\text{min}^{-1})$ は、

$$D = U \times (F \times 2.69 \times 10^{19}) / S$$

と表すことができる。

【0036】従って、成膜速度 $D$ は $S/F$ の値に反比例することになり、高速成膜を実現するためには $S/F$ の値を小さくしなければならない。 $S$ が一定の時、 $F$ を増加すれば成膜速度は速くなるはずである。ところが従来の13.56MHz励起の場合には、 $F$ を増加しても、ある時期から成膜速度は飽和するようになる。これは、ガス分解効率が小さいため、供給されたモノシランが分解されることなく、排気されてしまうことによる。従って、従来は、おおよそ $S/F > 60$ の領域で成膜が行われていた。

【0037】一方、励起周波数が30MHzから100MHzのVHF帯では、ガスの分解効率が高くなるため、従来の13.56MHz励起の場合と同じ投入電力時においても、成膜に寄与するラジカル数が多くなる。従って、 $F$ の大きい領域、即ち従来より $S/F$ の値の小さい領域において高速成膜を行なうことができる。即ち、VHF帯の高周波を用いたプラズマCVD成膜では、 $S/F$ の値が成膜速度を支配する重要な新しいパラメータとなる。本発明では、VHF帯の高周波を用いた2000Å/min以上的高速成膜は、 $S/F < 30$ という従来では用いられていなかった新しい領域で実現できることを明らかにした。

【0038】ゴミの評価として、基板に付着しているゴミに対するレーザー光の散乱現象を利用したゴミ検査装置を利用して、成膜前後の基板に付着しているゴミの数を測定して、その増加量によりプラズマCVD装置内で発生するゴミの数を評価した。その結果、励起周波数が13.56MHz、ガス圧力が300Paの条件下で900Å/minで成膜を行った場合に比べ、励起周波数が30MHz、ガス圧力が180Paの条件下で2200Å/minで成膜を行った場合に1桁程度、励起周波数が60MHz、ガス圧力が150Paの条件下で32

00Å/minで成膜を行った場合に2桁程度、それぞれゴミの数を少なくすることが確認され、本発明の有効性が証明された。

【0039】図1～図4は、ゲート電極11及びソース電極15及びドレイン電極16をもつ電界効果トランジスタと、アモルファスシリコン膜13とを組合せた薄膜トランジスタ素子を示すものであり、これらは、ゲート絶縁膜、パッシベーション膜の少なくとも一方に、本発明の製造方法により得られる窒化シリコン膜を用いたものである。

【0040】図1は、ガラス基板10上にゲート電極11を形成した後、本発明によるVHF放電法で窒化シリコン膜12を高速成膜させ、この窒化シリコン膜12をゲート絶縁膜として用い、ゲート電極11と対応する窒化シリコン膜12上にアモルファスシリコン膜13を形成し、アモルファスシリコン膜13上にドーピング層14を形成した後、アモルファスシリコン膜13を取囲んでドレイン電極16及びソース電極15を形成し、窒化シリコン膜17をソース電極15及びドーピング層14を貫通してアモルファスシリコン膜13に食い込ませて形成し、窒化シリコン膜17をパッシベーション膜として用いた構造をもつ逆スタガ型薄膜トランジスタ素子としたものである。

【0041】図2は、ゲート絶縁膜として通常の窒化シリコン膜17を用い、パッシベーション膜として本発明によるVHF放電法で成膜した窒化シリコン膜12を用いた逆スタガ型薄膜トランジスタ素子としたものである。

【0042】図3は、ゲート絶縁膜及びパッシベーション膜として本発明によるVHF放電法で成膜した窒化シリコン膜を用いた逆スタガ型薄膜トランジスタ素子としたものである。

【0043】図4は、ガラス基板10にアモルファスシリコン膜13を形成し、その左右にドーピング層14とソース電極15及びドレイン電極16を形成し、アモルファスシリコン膜13上に、本発明によるVHF放電法で窒化シリコン膜12を成膜して窒化シリコン膜12をゲート絶縁膜として用い、ゲート絶縁膜12上にゲート電極11を形成した順スタガ型薄膜トランジスタ素子としたものである。

【0044】(実施例1) 本発明の実施形態の実施例1を図面を参照して説明する。図5に励起周波数をパラメータとして、窒化シリコン膜の成膜速度とモノシランの流量との関係を示す。●は励起周波数を60MHz、■は励起周波数を40MHz、▲は励起周波数を13.56MHzにそれぞれ設定して成膜実験を行った場合を示している。また図中の曲線は、上記理論に基づいて成膜速度のモノシラン流量依存性について計算を行った結果を示している。

【0045】投入電力は0.27W/cm<sup>2</sup>、シラン対

アンモニア対窒素の流量比は1対3対10、基板ホルダーの面積は3000cm<sup>2</sup>、高周波電極板と基板との距離は30mm、基板温度は300℃で一定である。

【0046】13.56MHz励起の場合、モノシランの流量を50SCCM(この場合、(S/F)=60)以上としたときに、成膜速度は、飽和傾向を示している。これに対し、励起周波数が40MHzや60MHzのVHF帯励起の場合、モノシランの流量に対して、成膜速度は飽和せず、モノシランの流量を100SCCM以上の領域(この場合、(S/F)<30)で2000Å/min以上の高速成膜が実現でき、また理論曲線によれば、さらにS/Fの小さい領域(S/F~10)でも4000Å/min程度的高速成膜が可能になる。

【0047】(実施例2) 次に本発明の実施形態の実施例2として、本発明によるVHF法で窒化シリコン膜を高速成膜する方法を図1に示した薄膜トランジスタの製造工程に採用した場合について説明する。

【0048】まず絶縁基板としてのガラス基板10上に、ゲート電極としてクロミウムを膜厚100nmスパッタリング法により成膜しパターンニングしてゲート電極11を形成する。続いて、プラズマCVD法により、モノシランの流量を200SCCM、アンモニアの流量を600SCCM、窒素の流量を2000SCCM、ガス圧力を150Pa、基板温度を300℃、励起周波数を60MHz、その高周波電力を0.27W/cm<sup>2</sup>に設定した条件の下に、ゲート絶縁膜としての窒化シリコン膜12を膜厚400nm成膜する。

【0049】引き続き、能動層であるアモルファスシリコン膜13を300nm、ソース・ドレイン領域を形成するためにn型化したドーピング層14を50nm順次プラズマCVD法により成膜する。

【0050】その後、ドーピング層14とアモルファスシリコン膜13を島状の所望形状にパターンニングする。さらに、ソース・ドレイン金属としてクロミウムを70nmスパッタリング法により成膜し、所望形状にパターンニングすることにより、ソース・ドレイン電極15、16を形成する。

【0051】チャネル上のドーピング層14をエッチング除去した後、パッシベーション膜として窒化シリコン膜17をプラズマCVDで200nm成膜することにより、図1の薄膜トランジスタ素子を形成する。

【0052】完成した薄膜トランジスタ素子のゲート電圧・ドレイン電流特性を測定したところ、オン・オフ比は6桁、電界効果移動度は0.5cm<sup>2</sup>/Vsecであり、液晶ディスプレイに適用可能な実用的な特性が得られた。

【0053】(実施例3) また図2及び図3のように窒化シリコン膜12をパッシベーション膜として用いた場合、図4のようにゲート絶縁膜として用いた場合の薄膜トランジスタ素子の電気特性を測定した。その結果、図



1と同様に完成した薄膜トランジスタ素子のゲート電圧・ドレイン電流特性を測定したところ、オン・オフ比は6桁、電界効果移動度は $0.5\text{ cm}^2/\text{Vsec}$ であり、液晶ディスプレイに適用可能な実用的な特性が得られた。

#### 【0054】

【発明の効果】以上説明したように本発明によれば、窒化シリコン膜の高速成膜、かつ低パーティクル化を同時に実現することができ、特に液晶ディスプレイ用薄膜トランジスタアレイ等のプラズマCVD工程のスループットを向上することができ、しかも歩留りを改善することができる。

【0055】また本発明によるVHF法で成膜した窒化シリコン膜を薄膜トランジスタ素子のゲート絶縁膜、パッシベーション膜の少なくとも一方に用いることにより、オン・オフ比を飛躍的に向上することができるとともに、電界効果移動度を向上することができ、液晶ディスプレイに適用可能な実用的な特性を得る。

#### 【図面の簡単な説明】

【図1】本発明のVHF法で成膜した窒化シリコン膜を用いた実施形態1に係る薄膜トランジスタ構造を説明す

るための断面図である。

【図2】本発明のVHF法で成膜した窒化シリコン膜を用いた実施形態2に係る薄膜トランジスタ構造を説明するための断面図である。

【図3】本発明のVHF法で成膜した窒化シリコン膜を用いた実施形態3に係る薄膜トランジスタ構造を説明するための断面図である。

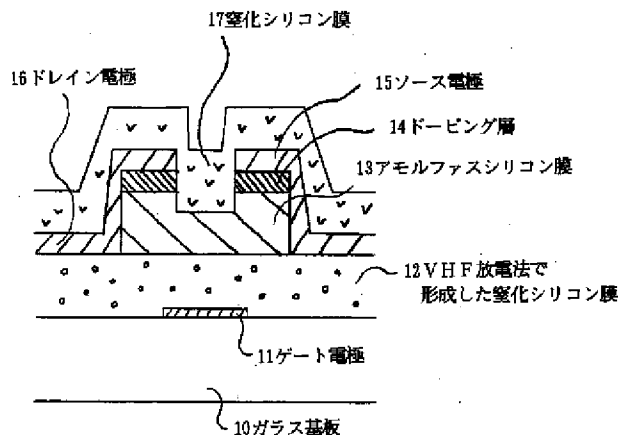
【図4】本発明のVHF法で成膜した窒化シリコン膜を用いた実施形態4に係る薄膜トランジスタ構造を説明するための断面図である。

【図5】本発明に係る窒化シリコン膜の製造方法の実施例を説明するための特性図である。

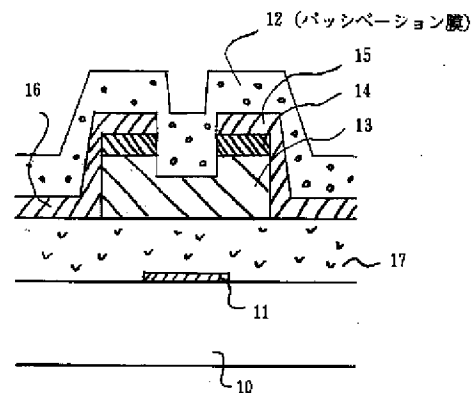
#### 【符号の説明】

- 10 ガラス基板
- 11 ゲート電極
- 12 VHF放電法で形成した窒化シリコン膜
- 13 アモルファスシリコン膜
- 14 ドーピング層
- 15 ソース電極
- 16 ドレイン電極
- 17 窒化シリコン膜

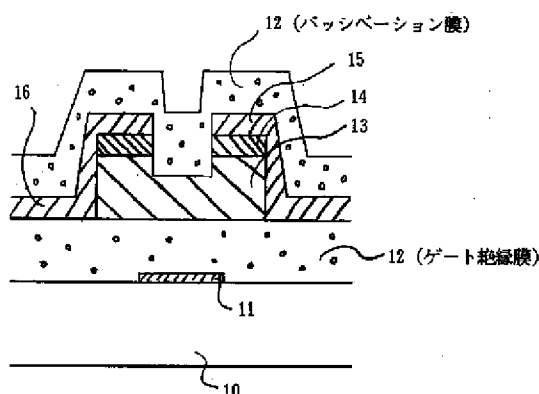
【図1】



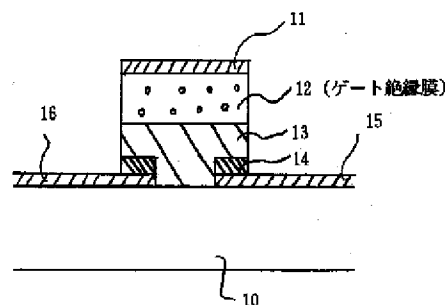
【図2】



【図3】



【図4】



【図5】

